

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАХІДНОУКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ЄРЕВАНСЬКИЙ НАВЧАЛЬНО-НАУКОВИЙ ІНСТИТУТ**

ЗАТВЕРДЖУЮ

Директор Єреванського навчально-
наукового інституту ЗУНУ



Саак ГУДРАТЯН
«30» 2024 р.

ЗАТВЕРДЖУЮ

Проректор з науково-педагогічної роботи



Віктор ОСТРОВЕРХОВ
«30» 2024 р.

РОБОЧА ПРОГРАМА

з дисципліни

«Технології проектування комп'ютерних систем»

ступінь вищої освіти – **бакалавр**

галузь знань - 12 Інформаційні технології

спеціальність - 123 Комп'ютерна інженерія

освітньо-професійна програма-«Комп'ютерна інженерія»

Кафедра фундаментальних дисциплін

Форма навчання	Курс	Семестр	Лекції (год.)	Лабораторні (год.)	ІРС (год.)	Тренінг (год.)	Самост. робота студ.(год.)	Разом (год.)	Екз. (сем.)
Заочна	4	7	8	4	-	-	108	120	8

Робоча програма складена на основі освітньо-професійної програми «Комп'ютерна інженерія» підготовки здобувачів вищої освіти на першому (бакалаврському) рівні за спеціальністю 123 «Комп'ютерна інженерія» галузі знань 12 Інформаційні технології, затвердженої Вченою радою ЗУНУ (протокол № 9 від 26.05.2021р.), зі змінами відповідно до рішення Вченої ради ЗУНУ (протокол № 11 від 26.06.2024р.).

Робочу програму розробив доктор технічних наук, професор, професор кафедри фундаментальних дисциплін Гамлет Арутюнян.



Робоча програма затверджена на засіданні кафедри фундаментальних дисциплін, протокол № 1 від 27.08.2024 року.

Завідувач кафедри
фундаментальних дисциплін,
доктор технічних наук, професор



Гамлет АРУТЮНЯН

Розглянуто та схвалено групою забезпечення спеціальності 123 «Комп'ютерна інженерія», протокол № 1 від 30.08.2024 р.

Голова ГЗС,
д.т.н., професор



Гамлет АРУТЮНЯН

Гарант
д.т.н., професор



Гамлет АРУТЮНЯН

**СТРУКТУРА РОБОЧОЇ ПРОГРАМИ НАВЧАЛЬНОЇ ДИСЦИПЛІНИ
"ТЕХНОЛОГІЇ ПРОЕКТУВАННЯ КОМП'ЮТЕРНИХ СИСТЕМ"**

1. Опис дисципліни " Технології проектування комп'ютерних систем"

Дисципліна «Технології проектування комп'ютерних систем»	Галузь знань, спеціальність, ступінь вищої освіти	Характеристика навчальної дисципліни
Кількість кредитів – 4	галузь знань – 12 „Інформаційні технології”	Статус дисципліни – обов'язкова Мова викладання – українська, вірменська
	спеціальність – 123 „Комп'ютерна інженерія”	Рік підготовки: 4 Семестр: 7
Кількість змістових модулів – 2	Ступінь вищої освіти - бакалавр	Лекції: 8 год. Лабораторні заняття: 4 год.
Загальна кількість годин – 120 год.		Самостійна робота: 108 год.

.		Вид підсумкового контролю екзамен
---	--	--------------------------------------

2. Мета й завдання дисципліни

"Технології проектування комп'ютерних систем "

2.1. Мета вивчення дисципліни

Метою дисципліни є вивчення науково-практичного інструментарію автоматизованого проектування комп'ютерних систем та його застосування при проектуванні актуальних обчислювальних засобів.

2.2. Завдання вивчення дисципліни

Завданням вивчення дисципліни є вивчення науково-практичного інструментарію проектування комп'ютерних систем та їх складових сучасними засобами автоматизованого проектування.

В результаті вивчення дисципліни студенти мають вміти проектувати основні елементи побудови різних моделей комп'ютерних систем сучасними засобами автоматизованого проектування.

2.3 Найменування та опис компетентностей, формування котрих забезпечує вивчення дисципліни:

СК5. Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо.

СК6. Здатність проектувати, впроваджувати та обслуговувати комп'ютерні системи та мережі різного виду та призначення.

СК7. Здатність використовувати та впроваджувати нові технології, включаючи технології розумних, мобільних, зелених і безпечних обчислень, брати участь в модернізації та реконструкції комп'ютерних систем та мереж, різноманітних вбудованих і розподілених додатків, зокрема з метою підвищення їх ефективності.

СК8. Готовність брати участь у роботах з впровадження комп'ютерних систем та мереж, введення їх до експлуатації на об'єктах різного призначення.

СК9. Здатність системно адмініструвати, використовувати, адаптувати та експлуатувати наявні інформаційні технології та системи.

СК10. Здатність здійснювати організацію робочих місць, їхнє технічне оснащення, розміщення комп'ютерного устаткування, використання організаційних, технічних, алгоритмічних та інших методів і засобів захисту інформації.

СК14. Здатність проектувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, включаючи створення, налаштування, експлуатацію, технічне обслуговування та утилізацію

2.4 Передумови для вивчення дисципліни

Зазначена дисципліна включена до циклу дисциплін професійної підготовки за переліком програми. У структурно-логічній схемі навчання зазначена дисципліна розміщена на IV-му курсі. Вивчення курсу передбачає наявність систематичних та ґрунтовних знань із суміжних курсів ("Прикладне програмне забезпечення для комп'ютерних систем та мереж", Комп'ютерна схемотехніка "Комп'ютерні системи", "Паралельні та розподілені комп'ютерні системи"), а також цілеспрямованої роботи на лекційних та лабораторних заняттях, самостійної роботи студентів.

2.5. Результати навчання.

В результаті вивчення курсу „Технології проектування комп'ютерних систем” студенти повинні:

ПРН3.Знати новітні технології в галузі комп'ютерної інженерії.

ПРН7. Вміти розв'язувати задачі аналізу та синтезу засобів, характерних для спеціальності.

ПРН8. Вміти системно мислити та застосовувати творчі здібності до формування нових ідей.

ПРН12. Вміти ефективно працювати як індивідуально, так і у складі команди.

ПРН19. Здатність адаптуватись до нових ситуацій, обґрунтовувати, приймати та реалізовувати у межах компетенції рішення.

ПРН20.Усвідомлювати необхідність навчання впродовж усього життя з метою поглиблення набутих та здобуття нових фахових знань, удосконалення креативного мислення.

3. Зміст дисципліни

«Технології проектування комп'ютерних систем»

Змістовий модуль 1. Методологія проектування КС.

Тема 1. Вступ. VHDL – мова опису апаратних засобів комп'ютера.

1. Процес проектування цифрових схем. 2. Методи проектування. 3. Сучасні САПР. 4.VHDL – мова опису проекту.

Тема 2. Active-HDL як сучасна система автоматизованого проектування ВІС.

1. Загальні відомості про САПР. 2. Вимоги до сучасних САПР ВІС. 3.

Види забезпечення САПР. 4. Способи опису проекту засобами Active-HDL.

Тема 3. Середовище проектування Active-HDL.

1. Директорії Active-HDL. 2. Структура файлів. 3. Структура проекту в середовищі Active-HDL. 4. Способи опису проекту засобами Active-HDL.

Тема 4. VHDL як мова програмування.

1. Лексеми. Типи даних та об'єкти.. 2. Вирази і оператори.. 3. Підпрограми та пакети.

Тема 5. Етапи проектування засобів обчислювальної техніки.

1. Етапи проектування. Технічне завдання. 2. Функціонально-логічне проектування. 3. Схемотехнічне проектування. 4. Топологічне проектування. 5. Фізико-топологічне проектування. 6. Шляхи удосконалення процесу проектування ВІС.

Тема 6. Принципи проектування та структура САПР ВІС. Маршрут проектування.

1. Принципи проектування. 2. Маршрут проектування ВІС. 3. Автоматизація проектування напівзамовлених ВІС. 4. Автоматизація проектування замовлених ВІС.

Тема 7. Рівні опису апаратних засобів у середовищі Active-HDL.

1. Рівні опису проекту.. 2. Структурний опис проекту. 3. Функціональний опис. 4. Приклад опису мовою VHDL

Тема 8. Моделювання та верифікація ВІС.

1. Верифікація та її типи. 2. Функціональне моделювання та функціональна верифікація. 3. Логічне моделювання та логічна верифікація. 4. Схемотехнічна верифікація. 5. Багаторівневе моделювання. 6. Контроль конструкторсько-технологічних норм.

Тема 9. Симуляція проекту та відлагодження VHDL-коду.

1. Симуляція проекту. 2. Переглядач часових діаграм та стимулюючі сигнали. 3. Випробувальний стенд Active-HDL. 4. Відлагодження VHDL-коду

Змістовий модуль 2. Засоби проектування КС.

Тема 10. Моделювання ВІС засобами Active-HDL.

1. Моделювання роботи проекту. 2. Встановлення стимуляторів. 3. Підключення Test Bench. 4. Запуск стимулятора.

Тема 11. Контролепридатність ВІС.

1. Контролепридатність ВІС.
2. Методи забезпечення тестопридатності.
3. Самотестовані ВІС.
4. ВІС з вбудованим тестуванням.

Тема 12. Побудова цифрового автомата, ПЛІС та ПЛМ засобами ActiveHDL.

1. Гонки, дельта-час та макро-мова Active-HDL.
2. FSM-редактор.
3. Застосування Block Diagram.
4. Використання Active-HDL для синтезу ПЛІС та ПЛМ.

Тема 13. Програмовані логічні інтегральні схеми та їх застосування в комп'ютерних системах.

1. Визначення і місце ПЛІС у проектуванні цифрових систем і комп'ютерів.
2. Переваги і недоліки ПЛІС.
3. Області застосування ПЛІС.

Тема 14. Класифікація ПЛІС.

1. Foundation (Xilinx).
2. StateCAD (Visual Software Solutions).
3. Quartus II (Altera).
4. MAX II Plus (Aldec)

Тема 15. Сучасний підхід до проектування цифрових систем та засобів обчислювальної техніки.

1. Моделі цифрових систем.
2. Мови опису апаратури.
3. Загальні відомості про традиційні етапи проектування цифрових систем..
4. Етапи проектування цифрових систем на ПЛІС з використанням мови VHDL.
5. САПР для ПЛІС з підтримкою мови VHDL.

Тема 16. Базові структури програмованих логічних пристроїв.

1. Програмована логіка.
2. Архітектура FPGA.
3. Системи на кристалі.
4. Класифікація ПЛІС.

Тема 17. Імітаційне моделювання Verilog-програм в середовищі Active-HDL.

1. Імітаційне моделювання.
2. Сторення проекту в середовищі Active-HDL

4. Структура залікового кредиту дисципліни «Технології проектування комп'ютерних систем»

(заочна форма навчання)

	Кількість годин		
	Лекції	Лабораторні заняття	Самостійна робота
Змістовий модуль 1			
Тема 1. Вступ. VHDL – мова опису апаратних засобів комп'ютера.	1		5
Тема 2. Active-HDL як сучасна система автоматизованого проектування BIC.	1		5
Тема 3. Середовище проектування Active-HDL	1		10
Тема 4. VHDL як мова програмування.	1		5
Тема 5. Етапи проектування засобів обчислювальної техніки			5
Тема 6. Принципи проектування та структура САПР BIC. Маршрут проектування	1		5
Тема 7. Рівні опису апаратних засобів у середовищі Active-HDL.			5
Тема 8. Моделювання та верифікація BIC.	1		5
Тема 9. Симуляція проекту та відлагодження VHDL-коду.		1	5
Змістовий модуль 2			
Тема 10. Моделювання BIC засобами Active-HDL.	1	1	5
Тема 11. Контролепридатність BIC.			5
Тема 12. Побудова цифрового автомата, ПЛІС та ПЛМ засобами Active-HDL.		1	5

Тема 13. Програмовані логічні інтегральні схеми та їх застосування в комп'ютерних системах.			10
Тема 14. Класифікація ПЛІС.			2
Тема 15. Сучасний підхід до проектування цифрових систем та засобів обчислювальної техніки.			2
Тема 16. Базові структури програмованих логічних пристроїв.	1	1	2
Тема 17. Імітаційне моделювання Verilog-програм в середовищі Active-HDL.			2
Разом	8	4	108

5. Тематика лабораторних занять

Лабораторна робота №1.

Тема: Ознайомлення з середовищем проектування Active-HDL.

Мета: Вивчення основних засобів середовища проектування Active-HDL.

Питання для обговорення:

1. Інтерфейс середовища Active-HDL.
2. Створення проекту.
3. Дерево проекту.
4. Засоби проектування середовища Active-HDL.

Лабораторна робота №2.

Тема: Функціональна симуляція пристроїв у системі проектування Active HDL.

Мета: Навчитися проектувати прості компоненти у системі проектування Active HDL.

Питання для обговорення:

1. Інтерфейсний опис проекту.
2. Архітектурний опис проекту.
3. Функційна симуляція проекту

Лабораторна робота №3.

Тема: Побудова цифрового автомата за допомогою FSM-редактора.

Мета: Навчитися проектувати цифровий автомат засобами FSMредактора.

Питання для обговорення:

1. FSM-редактор середовища Active-HDL.
2. Симуляція проекту.
3. Генерування HDL-коду з FSM-проекту.

Лабораторна робота №4.

Тема: Перевірка роботи пристроїв за допомогою тестових стендів Active HDL.

Мета: Вивчення тестових стендів Active HDL.

Питання для обговорення:

1. Верифікація проекту.
2. Тестові стенди середовища Active-HDL.
3. Test Banch

Лабораторна робота №5.

Тема: Синтез елементів обчислювальної техніки засобами Block Diagram.

Мета: Вивчення можливостей засобу проектування Block Diagram Editor.

Питання для обговорення:

1. Поняття блок-діаграми.

2. Створення проекту засобами Block Diagram.
3. Симуляція та верифікація проекту.

Лабораторна робота №6.

Тема: Симуляція роботи елементів обчислювальної техніки засобами Active-HDL.

Мета: Навчитися проектувати складні компоненти комп'ютерних систем засобами Active-HDL.

Питання для обговорення:

1. Поняття модуля проекту.
2. Шляхи створення проекту засобами Active-HDL.
3. Симуляція та верифікація проекту.

6. Самостійна робота студентів

(заочна форма навчання)

№ п/п	Тематика
1	Методологія проектування комп'ютерних систем.
2	Загальна характеристика САПР ВІС
3	Системне проектування
4	Операційне проектування.
5	Функціональне проектування.
6	Моделювання та верифікація ВІС.
7	Симуляція проекту та відлагодження VHDL-коду.
8	Моделювання ВІС засобами Active-HDL.
9	Контролепридатність ВІС.
10	Побудова цифрового автомата, ПЛІС та ПЛІМ засобами ActiveHDL.
11	Сучасні САПР MEMC.
12	Складові мови опису MEMC VHDL-AMS.
13	Проектування динамічних систем засобами Simulink середовища MATLAB.
14	Засоби автоматизованого проектування мікроелектромеханічних систем.
15	Основи мови опису MEMC VHDL-AMS
16	Сучасні САПР MEMC.
17	Складові мови опису MEMC VHDL-AMS.
18	Проектування елементів MEMC в САПР hAMSter.
19	Застосування S-функцій.

5. Засоби оцінювання та методи демонстрування результатів навчання

У навчальному процесі застосовуються: лекції, в тому числі з використанням мультимедіапроектора та інших ТЗН; практичні заняття, самостійна робота студента, робота в Інтернет.

У процесі вивчення дисципліни "Технології проектування комп'ютерних системах" використовуються наступні засоби оцінювання та методи демонстрування результатів навчання:

- поточні опитування;
- презентації результатів виконання завдань та досліджень;
- завдання на лабораторному обладнанні;
- екзамен.

10. Критерії, форми поточного та підсумкового контролю

В процесі вивчення дисципліни «Технології проектування комп'ютерних систем» використовуються наступні методи оцінювання навчальної роботи студента:

- поточне тестування та опитування;
- поточне опитування;
- підсумковий письмовий екзамен.

Оцінювання здійснюється за 100 бальною шкалою.

Критерії оцінювання знань:

90–100 балів – у повному обсязі володіє навчальним матеріалом, вільно самостійно та аргументовано його викладає під час відповідей, глибоко та всебічно розкриває зміст питань;

75–89 балів – достатньо повно володіє навчальним матеріалом, але при викладанні деяких питань не вистачає достатньої глибини та аргументації, допускаються при цьому окремі несуттєві неточності та незначні помилки;

65–74 бали – в цілому володіє навчальним матеріалом та викладає його основний зміст, але без глибокого всебічного аналізу, обґрунтування та аргументації, допускаючи при цьому окремі суттєві неточності та помилки;

60–64 бали – не в повному обсязі володіє навчальним матеріалом, фрагментарно (без аргументації та обґрунтування) його викладає, недостатньо розкриває зміст теоретичних питань, допускаючи при цьому суттєві неточності;

1–59 балів – не володіє навчальним матеріалом, не розкриває зміст теоретичних питань.

Шкала оцінювання:

За шкалою ЗУНУ	За національною шкалою	За шкалою ECTS
90–100	відмінно	A (відмінно)
85–89	Добре	B (дуже добре)
75–84		C (добре)
65–74	задовільно	D (задовільно)
60–64		E (достатньо)
35–59	незадовільно	FX (незадовільно з можливістю повторного складання)
1–34		F (незадовільно з обов'язковим повторним курсом)

11. Інструменти, обладнання та програмне забезпечення, використання яких передбачає навчальна дисципліна

№	Найменування	Номер теми
1.	Active-HDL Student Edition	3, 4
2.	Tinkercad	12-17

РЕКОМЕНДОВАНІ ДЖЕРЕЛА ІНФОРМАЦІЇ

1. Аврунін О.Г. «Основи мови VHDL для проектування цифрових пристроїв на ПЛІС»: навч. посібник / О.Г. Аврунін, Т.В. Носова, В.В. Семенець. – Харків: ХНУРЕ, 2018. – 196 с.
2. FPGAs & 3D ICs [електронний ресурс]. – Режим доступу: <https://www.xilinx.com/products/silicon-devices/fpga.html>
3. Ashenden P.J., Lewis J. The designer's guide to VHDL. 3-d Ed. Morgan Kaufman. 909 p. https://www.academia.edu/9455362/The_Designers_Guide_to_VHDL
4. Khan S.A. Digital Design of Signal Processing Systems. A practical Approach. Wiley. 608 p. https://www.academia.edu/34580646/A_Practical_Approach_DIGITAL_DESIGN_OF_SIGNAL_PROCESSING_SYSTEMS_DIGITAL_DESIGN_OF_SIGNAL_PROCESSING_SYSTEMS_A_Practical_Approach

5. S. Novosiadlyii, V. Mandzyuk, V. Hryha, A. Terletsky, T. Benko, V.Lukovkin Modified Pearson Model for High-Energy Multi-Charge Implantation and Impurity Activation for Sensor Microsystems// Electronics and nanotechnology. Proceedings of 40th International Conference. ELNANO'2020. – Kyiv, Ukraine, may 2020. – P. 315-318..

6. V. Gryga, Y. Nykolaichuk, L. Nykolaichuk, N. Vozna, H. Klym Structuring of Algorithms for Data sorting and New Principles of Their Parallelization // Advanced Computer Information Technologies. International Conference. ACIT 2019. – Ceske Budejovice, Czech Republic, 2019. – P. 205-208.

7. Аврунін О.Г. «Основи мови VHDL для проектування цифрових пристроїв на ПЛІС»: навч. посібник / О.Г. Аврунін, Т.В. Носова, В.В. Семенець. Харків: ХНУРЕ, 2018 - 196 с