



Силабус курсу

Технології проектування комп'ютерних систем

Освітньо-професійна програма «Комп'ютерна інженерія»

Ступінь вищої освіти – бакалавр

Спеціальність: 123 «Комп'ютерна інженерія»

Рік навчання: 4, Семестр: 7

Кількість кредитів: 4

Мова викладання: українська та вірменська

Керівник курсу

ПП доктор технічних наук, професор Гамлет Арутюнян

Контактна інформація h.harutyunyan@wunu.edu.ua

Опис дисципліни

Технології проектування комп'ютерних систем є дисципліною обов'язкового блоку професійної підготовки студентів спеціальності «Комп'ютерна інженерія». Сучасні засоби і компоненти комп'ютерних систем розв'язують безліч складних задач, які потребують динамічного переналаштування та мінімум затрат як економічних, так і ресурсних. Саме такі засоби базуються на програмованих логічних інтегральних схемах. Під час вивчення даної дисципліни студенти вчаться розробляти алгоритми обробки дискретної інформації; проводити синтез і аналіз цифрових пристроїв та проектувати компоненти цифрових пристроїв, тобто розробляти та реалізовувати алгоритми автоматизованої обробки інформації на основі сучасних апаратних платформ. Отож технології проектування комп'ютерних систем як навчальна дисципліна покликана сприяти формуванню у студентів здібностей до вибору платформ, розробки, моделювання, симуляції та реалізації сучасних компонентів комп'ютерних систем на програмованих логічних інтегральних схемах.

Структура курсу

Тема	Результати навчання	Завдання
Вступ. VHDL – мова опису апаратних засобів комп'ютера.	Засвоїти основні поняття процесу проектування BIC, методи проектування, сучасні САПР та мови проектування VHDL	Опитування

Active-HDL як сучасна система автоматизованого проектування BIC.	Засвоїти інтерфейс системи автоматизованого проектування Active-HDL	Опитування
Середовище проектування Active-HDL	Опанувати структуру файлів та проекту в середовищі Active-HDL	Опитування
VHDL як мова програмування	Засвоїти лексеми, типи даних та оператори мови програмування VHDL	Опитування
Етапи проектування засобів обчислювальної техніки	Вивчити етапи проектування та основні задачі маршруту проектування BIC	Опитування
Принципи проектування та структура САПР BIC. Маршрут проектування	Засвоїти принципи та маршрут проектування BIC	Опитування
Рівні опису апаратних засобів у середовищі Active-HDL.	Вивчити основні рівні опису проекту в середовищі Active-HDL	Опитування
Моделювання та верифікація BIC.	Засвоїти поняття моделювання та верифікації BIC	Опитування
Симуляція проекту та відлагодження VHDL-коду.	Ознайомитись з поняттям симуляції проекту та процесу відлагодження проекту	Письмова робота
Моделювання BIC засобами Active-HDL.	Засвоїти процес моделювання BIC в середовищі Active-HDL.	Опитування
Контролепридатність BIC.	Ознайомитися з поняттям контролепридатності BIC, типи контролепридатних BIC.	Опитування
Побудова цифрового автомата, ПЛІС та ПЛМ засобами Active-HDL.	Засвоїти процес проектування цифрового автомата на ПЛІС та ПЛМ за допомогою САПР Active-HDL	Опитування
Програмовані логічні інтегральні схеми та їх застосування в комп'ютерних системах	Ознайомитися з сучасними ПЛІС та шляхами їх застосування в комп'ютерних системах	Опитування

Класифікація ПЛІС	Засвоїти класифікацію сучасних ПЛІС	Опитування
Сучасний підхід до проектування цифрових систем та засобів обчислювальної техніки.	Ознайомитися з сучасними підходами проектування цифрових схем та засобів обчислювальної техніки	Опитування
Базові структури програмованих логічних пристроїв.	Засвоїти базові структури ПЛІС	Опитування
Імітаційне моделювання Verilog-програм в середовищі Active-HDL.	Ознайомитися з процесом імітаційного моделювання мовою Verilog	Письмова робота

У процесі вивчення даної дисципліни використовуються наступні способи оцінювання та методи демонстрування результатів навчання: поточне опитування, тестування; презентації результатів виконаних завдань; оцінювання результатів самостійної роботи студентів; інші види індивідуальних і групових завдань; екзамен.

Політика щодо академічної доброчесності: списування під час здачі заліків та екзаменів заборонено (в т.ч. із використанням мобільних девайсів).

Літературні джерела

1. Аврунін О.Г. «Основи мови VHDL для проектування цифрових пристроїв на ПЛІС»: навч. посібник / О.Г. Аврунін, Т.В. Носова, В.В. Семенець. – Харків: ХНУРЕ, 2018. – 196 с.
2. FPGAs & 3D ICs [електронний ресурс]. – Режим доступу: <https://www.xilinx.com/products/silicon-devices/fpga.html>
3. Ashenden P.J., Lewis J. The designer's guide to VHDL. 3-d Ed. Morgan Kaufman. 909 p. https://www.academia.edu/9455362/The_Designers_Guide_to_VHDL
4. Khan S.A. Digital Design of Signal Processing Systems. A practical Approach. Wiley. 608 p. https://www.academia.edu/34580646/A_Practical_Approach_DIGITAL_DESIGN_OF_SIGNAL_PROCESSING_SYSTEMS_DIGITAL_DESIGN_OF_SIGNAL_PROCESSING_SYSTEMS_A_Practical_Approach
5. S. Novosiadlyii, V. Mandzyuk, V. Hryha, A. Terletsky, T. Benko, V. Lukovkin Modified Pearson Model for High-Energy Multi-Charge Implantation and Impurity Activation for Sensor Microsystems// Electronics and nanotechnology. Proceedings of 40th International Conference. ELNANO'2020. – Kyiv, Ukraine, may 2020. – P. 315-318..
6. V. Gryga, Y. Nykolaichuk, L. Nykolaichuk, N. Vozna, H. Klym Structuring of Algorithms for Data sorting and New Principles of Their Parallelization // Advanced Computer Information Technologies. International Conference. ACIT 2019. – Ceske Budejovice, Czech Republic, 2019. – P. 205-208.
7. Аврунін О.Г. «Основи мови VHDL для проектування цифрових пристроїв на ПЛІС»: навч. посібник / О.Г. Аврунін, Т.В. Носова, В.В. Семенець. Харків: ХНУРЕ, 2018 - 196 с

Шкала оцінювання

За шкалою ЗУНУ	За національною шкалою	За шкалою ECTS
90-100	відмінно	A (відмінно)
85-89	добре	B (дуже добре)
75-84		C (добре)
65-74	задовільно	D (задовільно)
60-64		E (достатньо)
35-59	незадовільно	FX (незадовільно з можливістю повторного складання)
1-34		F (незадовільно з обов'язковим повторним курсом)